

# CONDUCTIVE PASTE AND CERAMIC MULTILAYER BOARD

Publication number: JP2000173346

Publication date: 2000-06-23

Inventor: MASUKO KATAHITO; OSHITA KAZUHITO

Applicant: MURATA MANUFACTURING CO

Classification:

- international: H05K3/46; H01B1/22; H05K1/09; H05K3/46; H01B1/22;  
H05K1/09; (IPC1-7): H01B1/22; H05K1/09; H05K3/46

- European:

Application number: JP19980343062 19981202

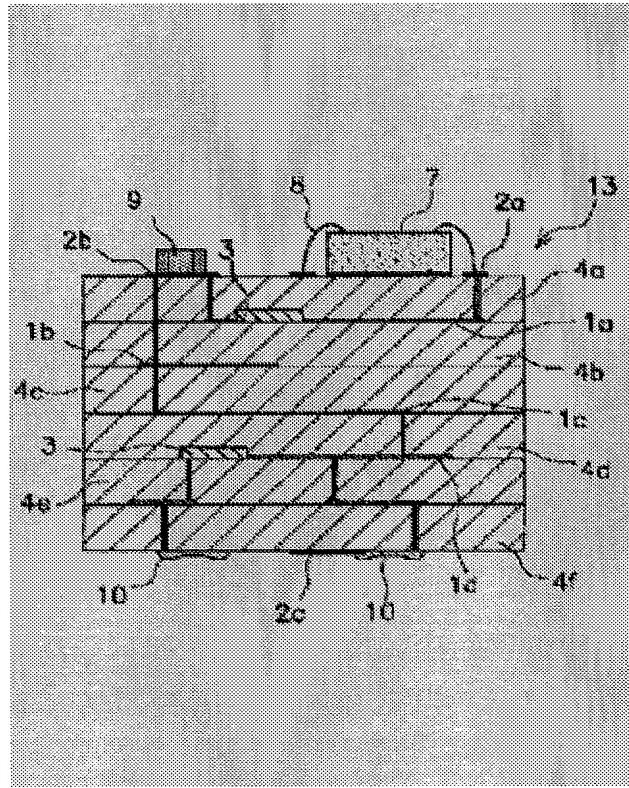
Priority number(s): JP19980343062 19981202

[Report a data error here](#)

## Abstract of JP2000173346

**PROBLEM TO BE SOLVED:** To provide the conductive paste having high adhesiveness to a ceramic layer and capable of forming an electrode pattern having excellent surface smoothness, and to provide a ceramic multilayer board having high reliability while restricting the generation of structure defect such as electrode peeling and bonding failure.

**SOLUTION:** The conductive paste is composed of Cu powder, ceramic powder and organic vehicle. The ceramic power satisfying the following condition is used, (a) at least one kind to be selected among a group of Al<sub>2</sub>O<sub>3</sub>, SiO<sub>2</sub> and BaO (b) mean grain diameter at 0.1-3.5 μm (c) 1-15 volume % of quantity of addition to the Cu powder. This multilayer board 13 is formed by laminating BaO-Al<sub>2</sub>O<sub>3</sub>-SiO<sub>2</sub> group ceramic green sheets printed with the conductive paste and burning them.



Data supplied from the [esp@cenet](mailto:esp@cenet) database - Worldwide

(19)日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-173346

(P2000-173346A)

(43)公開日 平成12年6月23日 (2000.6.23)

(51)Int.Cl.<sup>7</sup>

識別記号

F I

デーマコート<sup>\*</sup>(参考)

H 01 B 1/22

H 01 B 1/22

A 4 E 3 5 1

H 05 K 1/09

H 05 K 1/09

Z 5 E 3 4 6

3/46

3/46

S 5 G 3 0 1

審査請求 未請求 請求項の数3 O.L (全 6 頁)

(21)出願番号

特願平10-343062

(22)出願日

平成10年12月2日 (1998.12.2)

(71)出願人 000006231

株式会社村田製作所

京都府長岡市天神二丁目26番10号

(72)発明者 増子 賢仁

京都府長岡市天神二丁目26番10号 株式  
会社村田製作所内

(72)発明者 大下 一仁

京都府長岡市天神二丁目26番10号 株式  
会社村田製作所内

最終頁に続く

(54)【発明の名称】導電性ペースト及びセラミック多層基板

(57)【要約】

【課題】セラミック層との密着性が高く、かつ、表面平滑性に優れた電極パターンを形成できる導電性ペースト、及び、電極剥離やボンディング付着不良等の構造欠陥が少なく、信頼性の高いセラミック多層基板を提供すること。

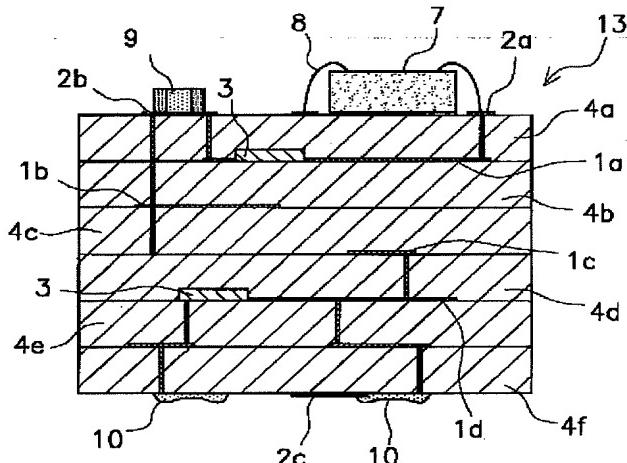
【解決手段】Cu粉末、セラミック粉末及び有機ビビクルからなる導電性ペーストであって、前記セラミック粉末が、

(a)  $\text{Al}_2\text{O}_3$ 、 $\text{SiO}_2$ 及び $\text{BaO}$ からなる群より選ばれる少なくとも1種

(b) 平均粒径0.1~3.5 μm

(c) Cu粉末に対する添加量1~15体積%

を満たしている導電性ペースト。前記導電性ペーストを印刷した $\text{BaO}-\text{Al}_2\text{O}_3-\text{SiO}_2$ 系セラミックグリーンシートを積層、焼成してなるセラミック多層基板。



## 【特許請求の範囲】

【請求項1】 導体粉末、セラミック粉末及び有機ビヒクルからなる導電性ペーストであって、前記セラミック粉末は、

- (a) 酸化アルミニウム、酸化ケイ素及び酸化ホウ素からなる群より選ばれる少なくとも1種
- (b) 平均粒径が0.1～3.5μm
- (c) 前記導体粉末に対する添加量が1～15体積%を満たしていることを特徴とする、導電性ペースト。

【請求項2】 前記導体粉末が銅粉末であることを特徴とする、請求項1に記載の導電性ペースト。

【請求項3】 BaO-A<sub>12</sub>O<sub>3</sub>-SiO<sub>2</sub>系のガラス複合材料からなるセラミックグリーンシート上に、請求項1又は2に記載の導電性ペーストを印刷し、これを積層、焼成してなることを特徴とする、セラミック多層基板。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、導体粉末、セラミック粉末及び有機ビヒクルからなる導電性ペースト、及び、この導電性ペーストを用いてなるセラミック多層基板に関する。

## 【0002】

【従来の技術】 近年、携帯端末機器やパーソナルコンピュータ等の電子機器の小型化に伴い、セラミックグリーンシートと導電性ペーストとを同時焼成して得られるセラミック多層基板においても、薄層化・高密度化等を目的として、小型化が進められている。

セラミック多層基板は、通常、ドクターブレード法等で形成したセラミックグリーンシートに、コンデンサ、コイルなどの内部電極、或いは、IC等の実装素子を搭載するための電極パッドやワイヤーボンディング用導体配線部などの表面電極となる導電性ペーストをスクリーン印刷し、さらに、得られたセラミックグリーンシートを複数枚積層、圧着した後、得られた積層体を同時焼成することによって形成される。

## 【0003】

【発明が解決しようとする課題】 ところが、セラミックグリーンシートと導電性ペーストとを同時焼成する場合、特にセラミック層と表面電極との密着強度が弱いために、表面電極に実装部品接合のための半田付けを行う際に電極パターンの剥離等が発生することがあった。また、導体配線部の表面が平滑でないため、ワイヤーボンディングを行う際にボンディング付着不良が発生することがあった。

【0004】 これに対し、セラミック層と電極パターンとの密着力を向上させるために、導電性ペースト中にガラス成分を添加する方法が提案されているが、ガラス成分の添加量によっては電極パターンの導電性が劣化する傾向にあり、また、これを表面電極に適用した場合に

は、半田付性、メッキ付性が悪くなるという問題があった。

なお、電極膜厚を3.5μm以下にすれば、表面粗さ4.0μm以下の平滑な表面形状が達成されることが分かっているが、電極パターンの薄膜化は電極の密着強度のさらなる劣化を招く傾向にある。

【0005】 本発明は、上述した問題点を解決するものであり、その目的は、セラミック層との密着性が高く、かつ、表面平滑性に優れた電極パターンを形成する導電性ペーストを提供することにある。

【0006】 本発明のさらに他の目的は、電極表面の平滑性を維持し、かつ、セラミック層と電極パターンとの密着性が向上して、電極剥離やボンディング付着不良等の構造欠陥が少なく、信頼性の高いセラミック多層基板を提供することにある。

## 【0007】

【課題を解決するための手段】 即ち、本発明は、導体粉末、セラミック粉末及び有機ビヒクルからなる導電性ペーストであって、前記セラミック粉末は、

- (a) 酸化アルミニウム、酸化ケイ素及び酸化ホウ素からなる群より選ばれる少なくとも1種
- (b) 平均粒径が0.1～3.5μm
- (c) 前記導体粉末に対する添加量が1～15体積%を満たしていることを特徴とする導電性ペーストに係るものである。

【0008】 また、本発明の導電性ペーストは、前記導体粉末が銅粉末であることを特徴とする。

【0009】 また、本発明は、BaO-A<sub>12</sub>O<sub>3</sub>-SiO<sub>2</sub>系のガラス複合材料からなるセラミックグリーンシート上に、請求項1又は2に記載の導電性ペーストを印刷し、これを積層、焼成してなることを特徴とするセラミック多層基板を提供するものである。

【0010】 本発明の導電性ペーストによれば、該導電性ペーストに含まれる前記セラミック粉末は、酸化アルミニウム、酸化ケイ素及び酸化ホウ素からなる群より選ばれる少なくとも1種であって、平均粒径が0.1～3.5μm、さらに前記導体粉末に対する添加量が1～15体積%であるので、例えばBaO-A<sub>12</sub>O<sub>3</sub>-SiO<sub>2</sub>系のガラス複合材料からなるセラミックグリーンシート上に印刷し、これを積層、焼成すると、セラミック層との密着性が高く、かつ、表面平滑性に優れた電極パターンを形成できる。

【0011】 また、本発明のセラミック多層基板によれば、BaO-A<sub>12</sub>O<sub>3</sub>-SiO<sub>2</sub>系のガラス複合材料からなるセラミックグリーンシート上に、本発明の導電性ペーストを印刷し、これを積層、焼成してなるので、電極表面の平滑性が維持され、かつ、セラミック層と電極パターンとの密着性が向上し、電極剥離やボンディング付着不良等の構造欠陥が少なく、信頼性の高いセラミック多層基板が得られる。

## 【0012】

【発明の実施の形態】まず、図1を参照に、本発明のセラミック多層基板の一例を説明する。

【0013】セラミック多層基板13は、セラミック層4a、4b、4c、4d、4e及び4fを順次積層してなる。セラミック多層基板13の内部には、内部電極1a、1b、1c、1d…、印刷内蔵抵抗体3などが設けられており、各内部電極は、コンデンサやコイル、配線等を形成する。

【0014】また、セラミック多層基板13の一方主面には、ICペアチップ7やチップコンデンサ等のチップ部品9が設けられている。ICペアチップ7は、ワイヤ8を介して導体配線部2aに導通しており、チップ部品9は、電極パッド2bに半田付けされている。そして、導体配線部2aや電極パッド2b等の表面電極は、ビアホールを介して内部電極や他の表面実装部品と接続されている。さらに、セラミック多層基板13の他方主面には、印刷表面抵抗体10が設けられており、表面電極2c及びビアホールを介して内部電極や他の表面実装部品と接続されている。

【0015】ここで、セラミック多層基板13において、セラミック層4a、4b、4c、4d、4e及び4fに形成される内部電極1a、1b、1c、1d…、及び、表面電極2a、2b、2c…は、本発明の導電性ペーストをセラミックグリーンシート上に印刷し、これを複数枚積層したのち圧着し、得られた積層体を同時焼成してなるものである。

【0016】即ち、セラミック多層基板13によれば、セラミック層4aと表面電極2a、2b…との密着強度や、セラミック層4fと表面電極2c…との密着強度が大きいので、表面電極2bに素子接合のための半田付けを行う際に生じる電極剥離が抑制され、また、導体配線部2aの表面平滑性が高いので、接続不良の少ないワイヤボンディングを行うことができる。なお、本発明の導電性ペースト中にはガラス成分が添加されていないので、導電性ペーストを焼成してなる電極パターンの導電性劣化が最小限に抑えられ、また、半田付性、メッキ付性も良好である。さらに、電極膜厚を3.5μm程度としても、表面平滑性と電極密着強度とをバランス良く両立させることができる。

【0017】なお、本発明のセラミック多層基板は、ハイブリッドIC用の配線基板やICパッケージ等のセラミック多層基板に限定されるものではなく、チップ多層ディレイライン、チップ多層LCフィルタ、積層コンデンサ等の各種チップ部品も含む概念であり、即ち、コンデンサ用電極、コイル用電極、ストリップライン等の各種電極パターンの他、ビアホールの形成などにも本発明の導電性ペーストを適用できる。

【0018】次に、図2及び図3を参照に、本発明の導電性ペーストにおけるセラミック粉末の平均粒径、添加

量の限定理由を説明する。

【0019】まず、図2に示すように、アルミナの平均粒径が0.1～3.5μmの範囲内にあると、電極とセラミック層との密着強度（電極密着強度）が大きく、また、表面粗さが小さく表面平滑性に優れていることが分かる。なお、電極密着強度や表面平滑性が更に向上升し、かつ、それらのバランスが優れることから、アルミナの平均粒径は1～2.5μmが望ましい。

【0020】これに対して、平均粒径が0.1μm未満であると、電極密着強度は向上するものの表面粗さが大きくなり、表面平滑性が失われて半田付け性やメッキ付け性が乏しくなる。また、平均粒径が小さいので凝集し易くなりペースト化しにくくなる。他方、平均粒径が3.5μmを超えると、表面粗さは小さくなるものの、電極密着強度が失われ、電極とセラミック層とが剥離し易くなる。

【0021】次に、図3に示すように、銅粉末に対するアルミナの添加量が1～15体積%の範囲内にあると、電極密着強度が大きいと同時に、表面粗さが小さく表面平滑性に優れていることが分かる。なお、電極密着強度や表面平滑性が更に向上升すると同時に、それらのバランスが優れ、さらに、高い導電性を保つことから、アルミナの添加量は1～10体積%が望ましく、表面粗さが非常に小さく表面平滑性が極めて高いことから、アルミナの添加量は1～5体積%がさらに望ましい。

【0022】これに対して、添加量が1重量%未満であると、電極密着強度が小さいと同時に表面粗さも大きくなる。他方、添加量が15体積%を超えると、電極密着強度は向上するものの、表面粗さが小さくなり、表面平滑性が失われるために半田付け性やメッキ付け性が乏しくなると同時に導電性が低下する。

【0023】なお、図2及び図3には、セラミック粉末が酸化アルミニウム（アルミナ：Al<sub>2</sub>O<sub>3</sub>）である場合を示したが、セラミック粉末が酸化ケイ素（シリカ：SiO<sub>2</sub>）、酸化ホウ素（BaO）である場合も同様に、平均粒径が0.1～3.5μmであって、導体粉末に対する添加量が1～15体積%であれば、上述したのとほぼ同等の効果が得られる。

【0024】以上、本発明を実施の形態について説明したが、本発明は上述した実施の形態に限定されるものではない。

【0025】例えば、導体粉末は、銅に限定されるものではなく、銀、金等の比抵抗の小さな低融点金属を使用することも可能である。また、セラミック層の積層数は図1に示した数に限定されるものではなく、2層以上の多層であればよい。

【0026】

【実施例】以下、本発明を実施例についてさらに詳細に説明する。

【0027】まず、セラミックグリーンシート用材料と

して、 $BaO-A_{12}O_3-SiO_2$ 系のガラス複合材料粉末を準備し、この粉末にポリビニルブチラールなどの有機バインダ、及び、トルエンなどの有機溶剤を加えて混練し、セラミックグリーンシート用の原料スラリーを調製した。次いで、原料スラリーをドクターブレード法によりシート状に成形し、セラミックグリーンシートを作製した。

【0028】一方、平均粒径0.5 μmのCu粉末に市販の平均粒径0.1~5.0 μmのセラミック粉末( $A_{12}O_3$ 、 $SiO_2$ 又は $BaO$ )を添加し、Cu粉末とセラミック粉末とからなる固形分を70重量%として、さらに、エチルセルロース系樹脂をテルピネオール系溶剤に溶解した有機ビヒクルを30重量%添加し、これを3本ロールミルで混練して導電性ペーストとしてのCuペーストを作製した。

【0029】なお、セラミック粉末の種類、平均粒径、添加量は下記表1に示す。また、Cuペーストの作製は、セラミック粉末と有機ビヒクル、Cu粉末と有機ビヒクルでそれぞれペーストを作製した後、最後に混ぜ合わせてもよいし、或いは、最初からCu粉末、セラミック粉末及び有機ビヒクルを混ぜ合わせて混練してもよい。

【0030】そして、スクリーン印刷法により、先に作製したセラミックグリーンシート上に所定の電極パターンを形成した後、得られたセラミックグリーンシートを複数枚積層して圧着し、 $N_2$ 雰囲気中で980°C、2時間焼成して、セラミック多層基板を得た。

【0031】このようにして得られたセラミック多層基板の表面電極に無電解Niメッキ、Auメッキを行い、表面粗さ( $R_{max}$ )を非接触レーザ式表面粗さ計で測定したところ、下記表1に示す結果が得られた。

【0032】また、表面に形成された2×2 mm□の面積で無電解Niメッキ、Auメッキ膜を形成したCu電極に対して、リード線を垂直に半田付けし、このリード線を線軸方向に引っ張ったときのCu電極が剥離するまでの最大値により、得られたセラミック多層基板の表面電極の密着強度(電極密着強度)を評価した。その結果を下記表1に示す。

【0033】

【表1】

	セラミック 粉末	平均粒径 [μm]	添加量 [体積%]	膜厚 [μm]	電極密着強度 [kgf/2mm□]	表面粗さ [μm]
例1	無し		0	3.2	0.53	3.9
例2	無し		0	3.5	0.60	4.3
例3	無し		0	4.0	0.71	5.0
例4	$Al_2O_3$	5.0	10	3.5	0.51	2.5
例5	$Al_2O_3$	3.5	10	3.5	0.69	3.2
例6	$Al_2O_3$	2.0	10	3.5	0.93	3.6
例7	$Al_2O_3$	0.5	20	3.5	1.97	5.0
例8	$Al_2O_3$	0.5	15	3.5	1.84	4.3
例9	$Al_2O_3$	0.5	10	3.5	1.61	4.0
例10	$Al_2O_3$	0.5	5	3.5	1.21	3.4
例11	$Al_2O_3$	0.5	1	3.5	0.63	2.4
例12	$Al_2O_3$	0.3	5	3.5	1.51	3.7
例13	$Al_2O_3$	0.1	5	3.5	1.78	4.1
例14	$SiO_2$	2.0	5	3.5	0.75	3.3
例15	$BaO$	3.5	5	3.5	0.67	3.5

【0034】また、併せて、アルミナの平均粒径と電極密着強度、表面粗さ( $R_{max}$ )の関係を図2に示し、アルミナの添加量と電極密着強度、表面粗さの関係を図3に示した。なお、図2において、「●」は、アルミナ添加量10体積%のときの電極密着強度を示し、「○」は、アルミナ添加量5体積%のときの電極密着強度を示す。また、「×」は、アルミナ添加量10体積%のときの表面粗さを示し、「△」は、アルミナ添加量5体積%のときの表面粗さを示す。図3において、「●」は電極密着強度を示し、「×」は表面粗さを示す。

【0035】表1、図2及び図3から分かるように、例1~3の導電性ペーストは、アルミナ等のセラミック粉末を含んでいないので、電極密着強度が小さく、表面粗さが大きい。また、例4の導電性ペーストは、アルミナの平均粒径が3.5 μmよりも大きいので、表面平滑性が優れているものの、電極密着強度が小さい。さらに、

例7の導電性ペーストは、アルミナの添加量が15体積%よりも多いので、優れた電極密着強度が得られているものの、表面粗さが大きく、表面平滑性が劣化してしまった。

【0036】これに対して、アルミナの平均粒径が0.1~3.5 μmの範囲内にあり、かつ、アルミナの添加量が1~15体積%の範囲内にある例5、例6、例8~例13は、電極密着強度が大きいと同時に、表面粗さが小さく表面平滑性に優れていることが分かる。また、例14及び例15から分かるように、 $Al_2O_3$ の他、 $SiO_2$ 、 $BaO$ でも平均粒径が0.1~3.5 μmの範囲内にあり、かつ、添加量が1~15体積%の範囲内にある場合は、電極密着強度が大きいと同時に、表面粗さが小さく表面平滑性に優れていることが分かる。

【0037】即ち、本実施例による例5、例6、例8~例15の導電性ペーストによれば、電極膜厚が3.5 μ

m程度と薄くても、セラミック層と表面電極の密着強度を向上させることができると同時に、表面電極の平滑性を維持でき、半田付け性、メッキ付け性等に優れる。また、表面電極及び内部電極はガラス粉末等を含まないことで、導電性の劣化が少ない。

【0038】なお、表記しないが、導電性ペースト中に  $\text{Al}_2\text{O}_3$ 、 $\text{SiO}_2$  及び  $\text{BaO}$  以外のセラミック粉末（例えば、 $\text{CaO}$ 、 $\text{B}_2\text{O}_3$ ）を含む場合、電極密着強度が低くなり、かつ、表面平滑性が損なわれる傾向があるので、本実施例のように、 $\text{Al}_2\text{O}_3$ 、 $\text{SiO}_2$  及び  $\text{BaO}$  のうち少なくとも 1 種のみ（好ましくはいずれか 1 種）を用いることが好適である。

#### 【0039】

【発明の効果】本発明の導電性ペーストによれば、特に  $\text{BaO}-\text{Al}_2\text{O}_3-\text{SiO}_2$  系のガラス複合材料からなるセラミックグリーンシート上に印刷し、得られたセラミックグリーンシートを積層、焼成する場合、セラミック層との密着性が高く、かつ、表面平滑性に優れた電極パターンを形成できる。

【0040】また、本発明のセラミック多層基板によれば、電極表面の平滑性が維持され、かつ、セラミック層

と電極パターンとの密着性が向上し、電極剥離やボンディング付着不良等の構造欠陥が少なく、信頼性の高いセラミック多層基板が得られる。

#### 【図面の簡単な説明】

【図1】本発明のセラミック多層基板の一例の概略断面図である。

【図2】アルミナの平均粒径による電極密着強度及び表面粗さの変化を示すグラフである。

【図3】アルミナの添加量による電極密着強度及び表面粗さの変化を示すグラフである。

#### 【符号の説明】

1a、1b、1c、1d … 内部電極、

2a、2b、2c … 表面電極、

3 … 印刷内蔵抵抗体、

4a、4b、4c、4d、4e、4f … セラミック層、

7 … IC ベアチップ、

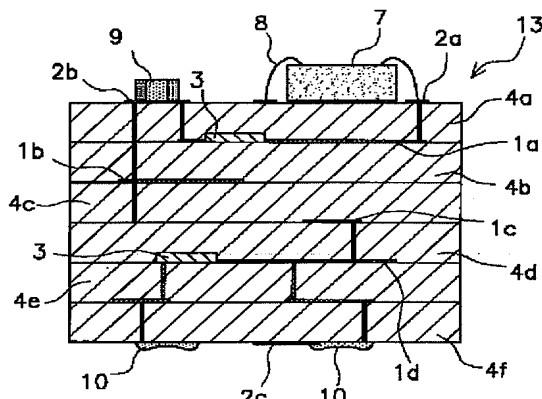
8 … ワイヤ、

9 … チップ部品、

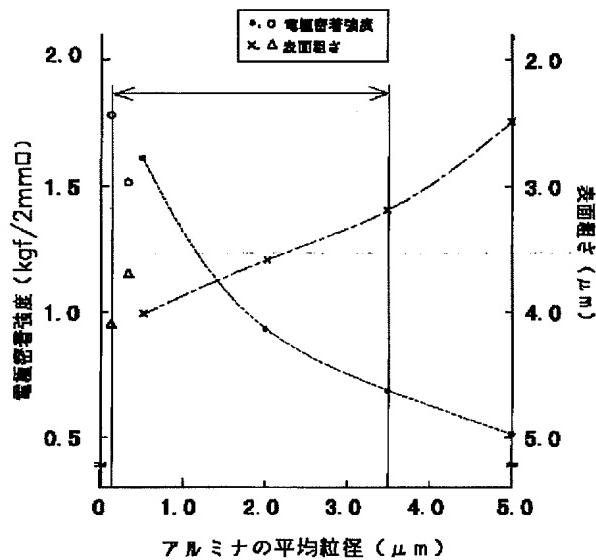
10 … 印刷表面抵抗体、

13 … セラミック多層基板

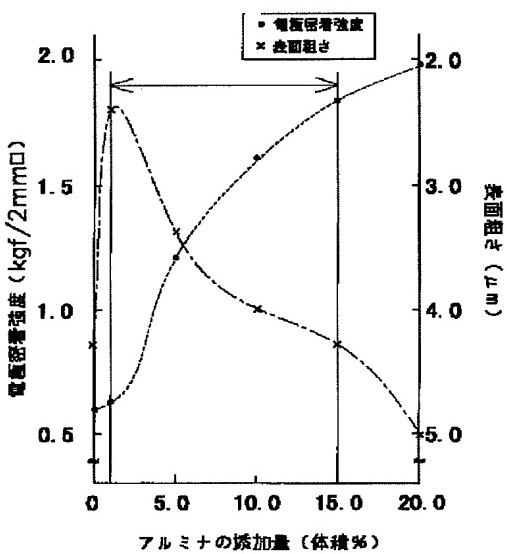
【図1】



【図2】



【図3】




---

フロントページの続き

F ターム(参考) 4E351 AA07 AA10 AA12 AA13 BB01  
 BB31 BB33 BB35 BB36 CC07  
 CC12 CC22 CC33 DD04 DD31  
 DD52 EE02 EEO4 EE11 EE27  
 GG02  
 5E346 AA02 BB02 CC16 CC32 CC37  
 CC38 DD02 DD13 DD23 DD33  
 EE21 EE43 FF01 FF18 FF22  
 GG04 GG06 GG08 GG28 HH25  
 HH26 HH31  
 5G301 DA06 DA33 DA42 DD01